

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-000989

(43)Date of publication of application : 06.01.1992

(51)Int.Cl.

H04N 9/73

(21)Application number : 02-102366

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 18.04.1990

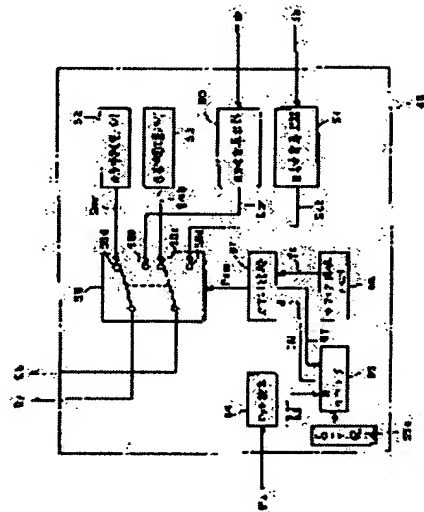
(72)Inventor : KIKUCHI KENICHI
HARUKI TOSHINOBU

(54) WHITE BALANCE ADJUSTING DEVICE

(57)Abstract:

PURPOSE: To stably and quickly perform white balance correction by changing the change speed of the present quantity of gain correction corresponding to difference between the present quantity of gain correction and a targeted value.

CONSTITUTION: A count comparator 57 compares a constant value (Tc) stored in advance in counter threshold value memory 56 with a count value (CN), and outputs a control signal Psm of L level when the value CN is less than the value Tc. At this time, the contacts of a switch 58 are connected to 58a and 58d, respectively, which permits the passage of reference change quantity Smr, Smb stored in R-change quantity memory 52 and B-change quantity memory 53. After that, when the value CN exceeds the value Tc, a control signal Psm of H level is outputted, and the contacts of the switch 58 are switched to 58b, 58e sides, respectively, which permits the passage of change quantity Scr, Scb calculated at R-change quantity calculator 50 and B-change quantity calculator 51.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平4-989

⑤ Int. Cl.⁵

識別記号

庁内整理番号

⑬ 公開 平成4年(1992)1月6日

H 04 N 9/73

A

7033-5C

審査請求 未請求 請求項の数 3 (全17頁)

⑭ 発明の名称 白バランス調整装置

⑮ 特 願 平2-102366

⑯ 出 願 平2(1990)4月18日

⑰ 発 明 者 菊 地 健 一 大阪府守口市京阪本通2丁目18番地 三洋電機株式会社内
 ⑱ 発 明 者 春 木 俊 宣 大阪府守口市京阪本通2丁目18番地 三洋電機株式会社内
 ⑲ 出 願 人 三 洋 電 機 株 式 会 社 大阪府守口市京阪本通2丁目18番地
 ⑳ 代 理 人 弁 理 士 西 野 卓 嗣 外2名

明 細 書

1. 発明の名称

白 バ ラ ン ス 調 整 装 置

2. 特許請求の範囲

(1) 撮像映像信号中の色信号の増幅利得を調整する白バランス調整装置において、

色信号より得られる色差信号から色信号の利得補正量の目標値を算出する手段と、

現在の色信号の利得補正量を前記目標値に近づける様に変化させる手段を有し、

現在の利得補正量と前記目標値の差に応じて現在の利得補正量の変化速度を変更することを特徴とする白バランス調整装置。

(2) 現在の利得補正量が目標値から一定の範囲内にある時に、色信号の利得の変化を停止させる手段と、

前記停止状態の終了後に一定時間が経過するまでは利得補正量の変化速度を遅く、一定時間が経過した後は前記変化速度を速くすることを特徴とする第1項記載の白バランス調整装置。

(3) 現在の利得補正量が目標値から一定の範囲内にある時に、色信号の利得の変化を停止させる手段と、

前記停止状態の終了後に一定時間が経過するまでは利得補正量の変化速度を遅く、一定時間が経過した後は現在の利得補正量と前記目標値の差に応じて現在の利得補正量の変化速度を変更させることを特徴とする第1項記載の白バランス調整装置。

3. 発明の詳細な説明

(イ) 産業上の利用分野

本発明は、撮像素子から得られる撮像映像信号を基に、白バランスの制御を行うカラービデオカメラの自動白バランス調整装置に関する。

(ロ) 従来の技術

カラービデオカメラに於いては、光源による光の波長分布の違いを補正するために、白バランスの制御を行う必要がある。

この制御は、赤(以下R)、青(以下B)、緑(以下G)の三原色信号の比が1:1:1となる

ように、各色信号の利得を調節することで行われる。一般には例えば特開昭62-35792号公報(H04N9/73)に示される様に、画面の色差信号 $R-Y$ 、 $B-Y$ の積分値が零になるように利得を調節する方式が用いられている。

第12図は、この方式を用いた白バランス回路のブロック図である。

レンズ(1)を通過した光は、撮像素子(CCD)(2)で光電変換された後、色分離回路(3)で、 R 、 G 、 B の3原色信号として取り出され、 G の色信号は直接、 R 及び B の各信号は R 増幅回路(4)、 B 増幅回路(5)を経て、カメラプロセス及びマトリクス回路(6)に入力され、輝度信号 Y 、赤及び青それぞれの色差信号 $R-Y$ 、 $B-Y$ が作られて、ビデオ回路(7)へ送られる。

同時に、二つの色差信号は、それぞれ積分回路(17)(18)で、十分に長い時間、積分され、その結果が零になるように利得制御回路(13)、(14)が R 、 B 各々の増幅回路(4)、

(5)の利得を調節する。

しかしながら上記の様な構成では、常時帰還が働いているため、被写体によっては増幅利得の補正量がふらつきやすく、不安定な白バランス補正を行なうという問題点が存在する。そこでこの様な問題点を解決する方法として、補正量の変化が比較的小さくなった場合等には、新たな白バランス調整動作を停止させる停止モードを設けることが考えられる。

以下に、この停止モードを付加した白バランス調整装置について第2図～第11図、第13図～第16図を用いて説明する。第16図は全体の回路ブロック図である。

レンズ(1)を通過した光は、CCD(2)上に結像されて光電変換された後、色分離回路(3)にて、 R 、 G 、 B の3原色信号として取り出される。これら3原色信号の中の R 及び B 信号は、夫々 R 及び B 増幅回路(4)(5)を経て、 G 信号と共にカメラプロセス及びマトリクス回路(6)に入力され、これらを基に輝度信号(Y)

及び赤、青夫々の色差信号($R-Y$)、($B-Y$)が作成されて、ビデオ回路(7)に供給され周知の処理が施される。また、($R-Y$)($B-Y$)の各信号は、同時に選択回路(21)にも供給される。

選択回路(21)はタイミング回路(25)からの選択信号($S1$)により、色差信号($R-Y$)、($B-Y$)の2つの信号のいずれか1つを1フィールド毎に順次選択するもので、($R-Y$) \rightarrow ($B-Y$) \rightarrow ($R-Y$) \rightarrow ...と1フィールド毎に後段の A/D 変換器(22)に出力される。尚、選択信号($S1$)は後述の如く、同期分離回路(24)から得られる垂直同期信号に基づいて作成される。

A/D 変換器(22)は、所定のサンプリング周期で選択回路(21)にて選択された色差信号($R-Y$)($B-Y$)の1つをサンプリングしてデジタル値に変換し、この値を積分器(23)に出力する。ところで、タイミング回路(25)はカメラプロセス及びマトリクス回路(6)から

垂直、水平同期信号及びCCD(2)を駆動する固定の発振器出力に基づいて、撮像画面を第13図に示す 8×8 の64個の長方形の領域($A11$)、($A12$)、...($A13$)...($A88$)、即ち(Aij)($i, j=1 \sim 8$ の整数)に分割して、各領域毎にこれらの領域内の選択回路(21)出力を時分割で取り出すための切換信号($S2$)を積分器(23)に出力する。

積分器(23)は切換信号($S2$)を受けて、選択回路(21)出力の A/D 変換値を領域毎に1フィールド期間にわたって加算し、即ち64個の領域毎にデジタル積分し、この1フィールド分の積分が完了すると、この積分値を色評価値としてメモリ(26)に保持する。この結果、ある任意のフィールドで64個の領域内に対応する色差信号($R-Y$)のデジタル積分値が、64個の色評価値(r_{ij})($i, j: 1 \sim 8$)として得られることになる。また次のフィールドでは選択回路(21)にて色差信号($B-Y$)が選択されているので、積分器(23)の各領域における

積分の結果、色差信号 (B-Y) の領域毎のデジタル積分値が64個の色評価値 (b_{ij}) として得られる。こうして、色差信号 (R-Y) (B-Y) の2フィールドの積算が終了した時点で、色評価値 (r_{ij}) (b_{ij}) の64×2の値がメモリ (26) に保持されることになる。これ以降、上述と同様の動作が繰り返され、次のフィールドでは色評価値 (r_{ij}) が、更に次のフィールドでは色評価値 (b_{ij}) と順次更新されることになる。

第14図は、この積分器 (23) の内部構造を更に詳細に示す。各A/D変換データは、切換回路 (61) に供給される。この切換回路 (61) は切換信号 (S2) を受けて、各A/D変換値を領域毎に用意された加算器 (F11) (F12) …… (F88) の中で該当データのサンプリング点が存在する領域用の加算器に供給する役割を有する。即ち、ある任意のデータのサンプリング点が領域 (A11) 内に含まれているならば、このデータを領域 (A11) 用の加算器 (F11) に

供給する。尚、以下、同様に加算器 (F_{ij}) (i, j = 1 ~ 8) は領域 (A_{ij}) 用に設定され、全部で64個の加算器が用意されている。各加算器の後段には、保持回路 (Q_{ij}) がそれぞれ配設され、各加算値は各保持回路に一旦保持される。各保持回路の保持データは、再び加算器に入力されて、次に入力されるデータと加算される。また各保持回路は、垂直同期信号に基づいて1フィールド毎にリセットされ、このリセット直前の保持データのみがメモリ (26) に供給される。従って、1組の加算器及び保持回路にて1個のデジタル積分回路が構成され、合計64個の積分回路が積分器 (23) を構成することになり、1フィールド毎に各保持回路から64個の領域毎にデジタル積分値がメモリ (26) に入力される。この1フィールド分の積分が完了すると、この積分値は輝度評価値または色評価値としてメモリ (26) に保持される。

上述の様にして得られる最新の色評価値 (r_{ij}) (b_{ij}) (i, j : 1 ~ 8) は、画面評価

回路 (27) に送られ、次式 (1) (2) に基づいて各色差信号の画面全体の色評価値 (V_r) (V_b) として算出される。

$$V_r = \sum_{i=1}^8 \sum_{j=1}^8 (r_{ij}) / 64 \quad (1)$$

$$V_b = \sum_{i=1}^8 \sum_{j=1}^8 (b_{ij}) / 64 \quad (2)$$

この式 (1) (2) は64個の各領域の色評価値 (r_{ij}) (b_{ij}) の全ての総和を領域数で割算して、1個の領域についての平均値を画面色評価値として算出する。この画面色評価値 (V_r) (V_b) は利得制御回路 (28)、第1評価値比較回路 (30) 及び第2評価値比較回路 (31) に送られる。

利得制御回路 (28) では、R及びB増幅回路 (4) (5) の現在の利得に補正を加えて、画面全体の色評価値である画面色評価値 (V_r) (V_b) を零にするために、現在の利得に対する補正値 (G_{pr}) (G_{pb}) に相当する補正値信号を作成し、

補正値比較回路 (29) に出力する。

次に、補正値比較回路 (29)、第1及び第2評価値比較回路 (30) (31) の動作について説明する。

補正値比較回路 (29) は第2図の様に構成される。即ち、R及びB補正値メモリ (33) (34) に保持され、現在のR及びB増幅回路 (4) (5) の利得を調整している現在の利得補正値 (G_{or}) (G_{ob}) と、利得制御回路 (28) から得られる補正値 (G_{pr}) (G_{pb}) とが夫々R補正値比較器 (29a) 及びB補正値比較器 (29b) で比較される。その結果、R補正値比較器 (29a) において、(G_{or}) = (G_{pr}) と判断された場合には、制御信号 (P_{r1}) としてHレベルの信号が、また (G_{or}) ≠ (G_{pr}) と判断された場合には、制御信号 (P_{r1}) としてLレベルの信号が補正値増減回路 (35) へ出力される。またこの時 (G_{or}) < (G_{pr}) であれば、制御信号 (P_{r2}) としてHレベルの信号が、また (G_{or}) > (G_{pr}) であれば、制御信号 (P_{r2}) と

してLレベルの信号が補正值増減回路(35)へ出力される。またB補正值比較器(29b)においても同様の判断がなされ、 $(G_{mb}) = (G_{pb})$ と判断された場合には、制御信号(Pb1)としてHレベルの信号が、また $(G_{mb}) \neq (G_{pb})$ と判断された場合には、制御信号(Pb1)としてLレベルの信号が補正值増減回路(35)へ出力され、この時 $(G_{mb}) < (G_{pb})$ であれば、制御信号(Pb2)としてHレベルの信号が、また $(G_{mb}) > (G_{pb})$ であれば、制御信号(Pb2)としてLレベルの信号が補正值増減回路(35)へ出力される。同時にR補正值比較器(29a)では、入力された各補正值 (G_{or}) (G_{pr}) の差、 $|G_{or} - G_{pr}|$ が、またB補正值比較器(29b)では、 (G_{mb}) (G_{pb}) の差、 $|G_{mb} - G_{pb}|$ が算出され、共に補正值加算器(29c)へ送られる。補正值加算器(29c)ではそれらの和

$$|G_{or} - G_{pr}| + |G_{mb} - G_{pb}|$$

が算出され、補正值比較器(29e)において、

$$|V_r - V_{1r}| + |V_b - V_{1b}|$$

が算出され、第1評価値比較器(30g)において、予め第1評価値閾値メモリ(30f)に格納されている閾値(Tv1)との大小関係が比較される。その結果

$$|V_r - V_{1r}| + |V_b - V_{1b}| \leq Tv1 \quad (5)$$

の時には、制御信号(P2)としてHレベルの信号が、また

$$|V_r - V_{1r}| + |V_b - V_{1b}| > Tv1 \quad (6)$$

の時には、制御信号(P2)としてLレベルの信号が出力される。

第2評価値比較回路(31)は第4図の様に構成される。まず第2R評価値減算器(31a)では、画面評価回路(27)から出力される画面色評価値 (V_r) と予めR評価値メモリ(31c)に格納されているR評価値 (V_{2r}) との差、 $|V_r - V_{2r}|$ が、また第2B評価値減算器(31b)では、画面色評価値 (V_b) と予めB評価値メモリ(31d)に格納されているB評価値 (V_{2b}) との差、 $|V_b - V_{2b}|$ が算出され、共に第

2評価値加算器(31e)へ送られる。第2評価値加算器(31e)ではそれらの和

$$|V_r - V_{2r}| + |V_b - V_{2b}|$$

が算出され、第2評価値比較器(31g)において、予め第2評価値閾値メモリ(31f)に格納されている閾値(Tv2)との大小関係が比較される。その結果

$$|V_r - V_{2r}| + |V_b - V_{2b}| \leq Tv2 \quad (7)$$

の時には、制御信号(P3)としてHレベルの信号が、また

$$|V_r - V_{2r}| + |V_b - V_{2b}| > Tv2 \quad (8)$$

の時には、制御信号(P3)としてLレベルの信号が出力される。

第1評価値比較回路(30)は第3図の様に構成される。まず第1R評価値減算器(30a)では、画面評価回路(27)から出力される画面色評価値 (V_r) と予めR基準値メモリ(30c)に格納されているR基準値 (V_{1r}) との差、 $|V_r - V_{1r}|$ が、また第1B評価値減算器(30b)では、画面色評価値 (V_b) と予めB基準値メモリ(30d)に格納されているB基準値 (V_{1b}) との差、 $|V_b - V_{1b}|$ が算出され、共に第1評価値加算器(30e)へ送られる。第1評価値加算器(30e)ではこれらの和

2評価値加算器(31e)へ送られる。第2評価値加算器(31e)ではそれらの和

$$|V_r - V_{2r}| + |V_b - V_{2b}|$$

が算出され、第2評価値比較器(31g)において、予め第2評価値閾値メモリ(31f)に格納されている閾値(Tv2)との大小関係が比較される。その結果

$$|V_r - V_{2r}| + |V_b - V_{2b}| \leq Tv2 \quad (7)$$

の時には、制御信号(P3)としてHレベルの信号が、また

$$|V_r - V_{2r}| + |V_b - V_{2b}| > Tv2 \quad (8)$$

の時には、制御信号(P3)としてLレベルの信号が出力される。

以上の様に補正值比較器(29)、第1評価値比較回路(30)、及び第2評価値比較回路(31)から出力される各制御信号(P1)(P2)(P3)は、共に安定判別回路(32)へ入力される。

安定判別回路(32)は第5図の様に構成され、制御信号(P1)(P2)(P3)がORゲ

ート(51)へ入力される。スイッチ(52)は、制御信号(P1)が印加される固定接点(52a)あるいはORゲート(51)に結合された固定接点(52b)と、出力端子に結合された固定接点(52c)を選択的に接続させる機能を有し、出力端子に生じる出力制御信号(P4)によってその切り換えが制御され、信号(P4)がHレベルの時に固定接点(52b)側に、Lレベルの時に固定接点(52a)側に接続されるものとする。

次に安定判別回路(32)の動作について説明する。まず、Hレベルの制御信号(P1)が安定判別回路(32)に入力されたとすると、ORゲート(51)の出力は必ずHレベルになるから、最初にスイッチ(52)がどちらの固定接点にあっても出力制御信号(P4)はHレベルになり、やがてスイッチ(52)は固定接点(52b)側に接続されることになる。この状態では制御信号(P1)(P2)(P3)のうち少なくとも1つがHレベルである限り、出力制御信号(P

4)はHレベルになる。次に、共にLレベルの制御信号(P1)(P2)(P3)が安定判別回路(32)に入力されたとすると、ORゲート(51)の出力はLレベルになるから、出力制御信号(P4)はLレベルになり、スイッチ(52)は固定接点(52a)側に接続されることになる。この状態では制御信号(P1)がLレベルである限り、出力制御信号(P4)はLレベルになる。

即ち、補正值比較回路(29)において第(3)式が成立した時には、安定判別回路(32)がHレベルの出力制御信号(P4)を発し、このHレベルの制御信号(P4)が後述の如く白バランス停止信号として動く。

一方、補正值比較回路(29)において第(4)式が、第1評価値比較回路(30)において第(6)式が、更に第2評価値比較回路(31)において第(8)式が共に成立した時には、安定判別回路(32)はLレベルの制御信号(P4)を発し、このLレベルの制御信号(P4)が白バランス動作信号として動く。

この制御信号(P4)は、第2評価値比較回路(31)、及び補正值増減回路(35)へ入力される。

第2評価値比較回路(31)では、エッジ検出器(31h)がこの制御信号(P4)を受ける。エッジ検出器(31h)は制御信号(P4)がLレベルからHレベルへ変化した時にのみパルスを発する。スイッチ(31i)はこのパルスを受けた時にスイッチを閉じて、R評価値メモリ(31c)及びB評価値メモリ(31d)へ画面色評価値(Vr)(Vb)の通過を許容すると共にメモリ(31c)(31d)にてこの通過直後の画面色評価値を記憶する。

従って、白バランス補正が動作モードから停止モードへ移行した時、即ち動作モードが終了した時点での画面色評価値(Vr)(Vb)が、各々R評価値メモリ(31c)及びB評価値メモリ(31d)に格納される事になる。

現在の利得補正值(Gar)(Gab)及び制御信号(Pr1)(Pr2)(Pb1)(Pb2)(P

4)を入力とする補正值増減回路(35)の構成は第6図の様になる。即ち、補正值増減回路(35)は、6個のスイッチとR及びB増加回路(46)(48)、R及びB減少回路(47)(49)にて構成されている。スイッチ(40)(41)は制御信号(P4)により切り換え制御が為され、接点(40c)には利得補正值(Gar)を示す信号が印加され、固定接点(40a)は出力端子(35a)に、また固定接点(40b)はスイッチ(42)の接点(42c)に接続されている。スイッチ(42)は制御信号(Pr1)により切り換え制御され、固定接点(42a)は出力端子(35a)に、また固定接点(42b)はスイッチ(44)の接点(44c)に接続されている。スイッチ(44)は制御信号(Pr2)により切り換え制御され、固定接点(44a)(44b)は夫々R増加及びR減少回路(46)(47)に接続されている。ここで、R増加及び減少回路(46)(47)出力は、出力端子(35a)に導出される。

同様に、スイッチ(41)の接点(41c)には、利得補正值(G_{mb})を示す信号が印加され、固定接点(41a)は出力端子(35b)に、また固定接点(41b)はスイッチ(43)の接点(43c)に接続されている。スイッチ(43)は制御信号(P_{b1})により切り換え制御され、固定接点(43a)は出力端子(35b)に、また固定接点(43b)はスイッチ(45)の接点(45c)に接続されている。スイッチ(45)は制御信号(P_{b2})により切り換え制御され、固定接点(45a)(45b)は夫々R増加及びR減少回路(48)(49)に接続されている。ここで、R増加及び減少回路(48)(49)出力は、出力端子(35b)に導出される。

次に補正值増減回路(35)の動作について説明する。

まずスイッチ(40)及びスイッチ(41)へHレベルの制御信号(P_4)が入力されている時、即ち白バランス補正が停止モードにある時は、スイッチ(40)は固定接点(40a)側

になった時、即ち補正值比較回路(29)において(G_{mr}) \neq (G_{pr})と判断された時には、スイッチ(42)は固定接点(42b)側にあり、R補正值メモリ(33)に格納されている補正值(G_{mr})は、スイッチ(44)へ入力される。一方、スイッチ(43)についてもスイッチ(42)と同様の動作を行ない、制御信号(P_{b1})がHレベルの時、B補正值メモリ(34)に格納されている値がそのまま利得補正值(G_b)として出力され、制御信号(P_{b1})がLレベルになった時、B補正值メモリ(34)に格納されている補正值(G_{mb})は、スイッチ(45)へ入力される。

スイッチ(44)は制御信号(P_{r2})がHレベルの時、即ち補正值比較回路(29)において(G_{mr}) $<$ (G_{pr})と判断された時には、固定接点(44a)側にあり、R補正值メモリ(33)に格納されている補正值(G_{mr})はR増加回路(46)に入力され、予め設定された一定量値(r_0)が加算されて利得補正值(G_r)として

に、またスイッチ(41)は固定接点(41a)側にあり、R補正值メモリ(33)及びB補正值メモリ(34)に格納されている値(G_{mr})(G_{mb})がそのまま利得補正值(G_r)(G_b)として出力端子(35a)(35b)に出力され、R、B各々の増幅回路(4)(5)の利得を調節する。次に制御信号(P_4)がLレベルになった時、即ち白バランスが動作モードにある時は、スイッチ(40)は固定接点(40b)側に、またスイッチ(41)は固定接点(41b)側にあり、R補正值メモリ(33)及びB補正值メモリ(34)に格納されている補正值(G_{mr})(G_{mb})は、各々スイッチ(42)(43)へ入力される。

スイッチ(42)は制御信号(P_{r1})がHレベルの時、即ち補正值比較回路(29)において(G_{mr}) = (G_{pr})と判断された時に、固定接点(42a)側にあり、R補正值メモリ(33)に格納されている値が、そのまま利得補正值(G_r)として出力され、R増幅回路(4)の利得を調節する。次に制御信号(P_{r1})がLレベルに

出力される。即ち、 $G_r = G_{mr} + r_0$ となる。また制御信号(P_{r2})がLレベルになった時、即ち補正值比較回路(29)において(G_{mr}) $>$ (G_{pr})と判断された時には、スイッチ(44)は固定接点(44b)側にあり、補正值(G_{mr})は、R減少回路(47)に入力され、一定量値(r_0)が減算されて利得補正值(G_r)として出力され、即ち、 $G_r = G_{mr} - r_0$ として、R増幅回路(4)の利得を調節する。一方、スイッチ(45)についてもスイッチ(44)と同様の動作を行い、制御信号(P_{b2})がHレベルの時には、B補正值メモリ(34)に格納されている補正值(G_{mb})値は、B増加回路(48)で一定量値(b_0)が加算され、また制御信号(P_{b2})がLレベルになった時には、補正值(G_{mb})は、B減少回路(49)で、一定量値(b_0)が減算されて利得補正值(G_b)として出力され、B増幅回路(5)の利得を調節する。

尚、補正值増減回路(35)から出力されるR、B各々の利得補正值(G_r)(G_b)は、R補

正値メモリ(33)及びB補正値メモリ(34)に再び格納され、次のフィールドでは、現在の補正値(G_{or})(G_{ob})として白バランス調整に用いられる。従って、R及びB補正値メモリ(33)(34)の内容は、フィールド毎に出力端子(35a)(35b)からの補正値にて更新されることになる。

R増幅回路(4)では、利得補正値(G_r)に応じてR信号を増幅する際の利得が変化し、補正値(G_r)が零の時に利得が1に固定され、補正値(G_r)が正方向に変化すれば利得は大きくなり、負方向に変化すれば利得は小さくなる。同様に、B増幅回路(5)では利得補正値(G_b)に応じてB信号の増幅利得が変化し、 $G_b = 0$ のときに利得が1に固定される。

これまで説明した各回路の動作を、実際の白バランス補正を例にとって説明する。

まず白バランス補正が、動作モードから停止モードへ移行する際の動作について説明する。

今、R補正値メモリ(33)及びB補正値メモ

リ(34)各々に格納されている利得補正値(G_{or})(G_{ob})で、R増幅回路(4)及びB増幅回路(5)の増幅利得が制御され、適正な白バランスがとれた状態にあるとする。ここで画面色評価値が変化すると、利得制御回路(28)で算出された利得補正量(G_{pr})(G_{pb})が第7図の様に变化し、補正値比較回路(29)での比較結果に基づき、補正値増減回路(35)でR、B各々の補正値メモリに格納されている利得補正量が増減され、(G_{or})(G_{ob})から(G_{or}')(G_{ob}')に変化したところで第(3)式の関係が成立し、Hレベルの制御信号(P1)が出力される。尚、第7図において第(3)式の関係が成立する範囲は、(G_{pr})(G_{pb})を中心とした正方形(鎖線)の領域である。また、この正方形の大きさは、閾値(TG)自体に依存し、この閾値(TG)は、実際の撮影による実測値に基づいて白バランスの利得を固定してもよいと判断できる値に設定されている。安定判別回路(32)がこれを受けてHレベルの制御信号(P4)を出力した時

点で、補正値増減回路(35)は利得補正量の増減を停止し、白バランス補正は停止モードへ入る。こうして利得補正値が増加回路(46)(48)または減少回路(47)(49)にて徐々にRまたはB増幅回路(4)(5)が利得を変化させて白バランス調整が実行され、1フィールド毎の利得補正値変化が閾値(TG)以内に収まれば、白バランス調整のふらつきを抑えるために利得補正値の増減は停止して、この停止直前の利得補正値が維持されて、R及びB増幅回路(4)(5)の利得はこの補正値により決定される一定利得に固定される。尚、この時の補正値は停止モードが継続される間、R及びB補正値メモリ(33)(34)に保持され続けることになる。換言すれば、このメモリに保持される停止モード直前の補正値にて停止モード継続中のR及びB増幅回路(4)(5)の利得が固定されることになる。次に白バランス補正が、停止モードから動作モードへ移行する際の動作について説明する。

今、R補正値メモリ(33)及びB補正値メモリ(34)各々に格納されている利得補正値(G_{or})(G_{ob})で、R増幅回路(4)及びB増幅回路(5)の増幅利得が制御され、適正な白バランスがとれた状態にあるとする。ここでは画面色評価値を基に得られる利得補正値が、第9図の(G_{pr}')(G_{pb}')の様に(G_{or})(G_{ob})から一定の範囲内、即ち第(3)式が成立する範囲内で変化している限り、利得補正量を変化させる必要はないと判断される。ところが利得補正量(G_{pr})(G_{pb})が、(G_{pr}')(G_{pb}')の様に变化し、第(4)式が成立する様になると、もはや利得補正値(G_r)(G_b)をメモリ(33)(34)に保持されている補正値(G_{or})(G_{ob})に固定しては適正な白バランスが得られないと判断されて、補正値比較回路(29)からは、Lレベルの制御信号(P1)が出力される。

次に同様の画面色評価値の変化に対して、第1評価値比較回路(30)が行なう動作について説明する。まず適正な白バランスがとれた状態で

は、画面色評価値 (V_r) (V_b) が第10図の ($V_{r'}$) ($V_{b'}$) の様に (V_{1r}) (V_{1b}) から一定の範囲 (閾値 (TV_1)) に依存する領域の範囲内、即ち第(5)式が成立する範囲内で変化している限り、画面色評価値が変化したとは判断されない。ところが画面色評価値が、($V_{r'}$) ($V_{b'}$) の様に変化し、第(6)式が成立する様になると、第1評価値比較回路(30)からは、Lレベルの制御信号(P_2)が出力される。

ここで、基準値 (V_{1r}) (V_{1b}) は、画面全体が白色となる完全無彩色の被写体を撮影したときの各色差信号の画面色評価値に予め設定されており、本実施例ではカメラプロセス&マトリクス回路(6)から出力される色差信号($R-Y$) ($B-Y$) は、完全無彩色の被写体を撮影した時には、基準値 (V_{1r}) (V_{1b}) は共に零に設定されていることになる。従って、第(5)式に於て $|V_r - V_{1r}|$ は色差信号($R-Y$)の零レベルからの離れ度合、換言すると、どれだけ無彩色から遠いかを示す値であり、同様に $|V_b -$

$V_{1b}|$ は色差信号($B-Y$)の零レベルからの離れ度合を示す値であり、両者の和が画面全体についての白色からの離れ具合を示すことになる。そこで閾値(TV_1)を適正な白バランスの許容幅として設定することにより、第(5)式が成立すれば撮像画面には適正な白バランスが実現されていると判断できる許容の範囲にあり、白バランス調整は動作させる必要はなく、第(6)式が成立すれば、撮像画面はもはや適正な白バランスが実現されていると判断できる許容の範囲を越えて、直ちに利得補正値の増減に伴う白バランス調整を動作モードとする必要があることになる。

更に同様の画面色評価値の変化に対して、第2評価値比較回路(31)が行なう動作について説明する。R補正値メモリ(31c)、B補正値メモリ(31d)には、白バランス補正が停止モードに入った時の画面色評価値が(V_{2r}) (V_{2b})として格納されており、画面評価により新たに算出された画面色評価値(V_r) (V_b)が、第11図の ($V_{r'}$) ($V_{b'}$) の様に (V_{2r}) (V_{2b}) か

ら一定の範囲 (閾値 (TV_2)) に依存する領域の範囲内、即ち第(7)式が成立する範囲内で変化している限り、画面色評価値が変化したとは判断されない。ところが画面色評価値が、($V_{r'}$) ($V_{b'}$) の様に変化し、第(8)式が成立する様になると、第2評価値比較回路(31)からは、Lレベルの制御信号(P_3)が出力される。

ここで、閾値 (TV_2) は、停止モードに入った時の画面色評価値 (V_{2r}) (V_{2b}) に対する現在の画面色評価値 (V_r) (V_b) の変化が、利得増減による白バランス調整を行う必要がないと判断できる許容範囲を設定するための値であり、予め実験による実測値に基づいて設定されている。

こうして補正値比較回路(29)において第(4)式が、第1評価値比較回路(30)にて第(6)式が、更に第2評価値比較回路(31)にて第(8)式が成立する事が確認されて、共にLレベルの制御信号(P_1) (P_2) (P_3) が出力され、安定判別回路(32)がこれを受けてLレベルの制御信号(P_4)を出力した時点で、補

正値増減回路(35)は利得補正量の増減を開始し、白バランス補正は動作モードへ入る。換言すると、白バランス補正が停止モードから動作モードに入る条件は、画面の評価から算出される利得補正値(G_{pr}) (G_{pb})が停止モード継続中に実際の補正値(G_r) (G_b)として維持される補正値(G_{ar}) (G_{ab})に対して閾値(TG)以上に変化し、且つ画面色評価値(V_r) (V_b)の無彩色から離れている度合いが閾値(TV_1)以上に大きくなり、且つ画面色評価値(V_r) (V_b)が停止モードに入る時点での値に対して閾値(TV_2)以上に変化するという3条件が同時に全て満足されたときに、もはや停止モードでは適正な白バランスを得ることは困難として動作モードとなるのである。また、前述の3条件のいずれか1つが満足されれば、動作モードに移行されるようにすることも可能である。

尚、第16図では、A/D変換器(22)及び積分器(23)を、色差信号($R-Y$) ($B-Y$)の2信号のレベルを領域毎にディジタル積分して

取り出すために共用しており、各信号の積分値は2フィールド周期での更新しかできなかったが、A/D変換器及び積分器を夫々の信号用に専用に設ければ各信号レベルはいずれも1フィールド毎に更新可能となることは言うまでもない。

ところで、前述の方法では、白バランス補正が停止モードに移行する際の条件として、画面評価の結果により算出された補正值(G_{pr})(G_{pb})の離れ具合が許容範囲内にあるという1条件のみにより決定したが、これに加えて、制御信号(P2)がHレベルとなる場合、即ち画面色評価値(V_r)(V_b)の基準値(V_{1r})(V_{1b})からの離れ具合が、許容範囲内にあるという条件を付加することにより、停止モードに入るべきか否かの判断をより確実なものにできる。この条件によると、第8図の様に、適正な白バランスが取れた状態での画面色評価値が(V_r)(V_b)であり、ここで画面が変化したことにより画面色評価値は(V_r)(V_b)に変化し、次にR、B各々の増幅利得が制御されることにより、画面色評価値が(V_r')(V_b')

(49)での増減量(r_0)(b_0)を極力小さく設定し、変化を目立たなくさせることが考えられる。しかし実際に光源の色温度が変化し、迅速に補正を完了する必要がある場合においては、補正速度が遅いため、迅速に画面が適正な色にならないことになる。

(二) 課題を解決するための手段

本発明は、撮像映像信号中の色信号の増幅利得を調整する白バランス調整装置であり、色信号より得られる色差信号から色信号の利得補正量の目標値を算出する手段と、現在の色信号の利得補正量を前記目標値に近づける様に变化させる手段を有し、現在の利得補正量と前記目標値の差に応じて現在の利得補正量の変化速度を変更することを特徴とし、さらに具体的には、現在の利得補正量が目標値から一定の範囲内にある時に、色信号の利得の変化を停止させる手段を備え、この停止状態の終了後に一定時間が経過するまでは利得補正量の変化速度を遅く、一定時間が経過した後は現在の利得補正量と前記目標値の差に応じて現在の

利得補正量の変化速度を変更させて速くすることを特徴とする。

この場合、第15図に示す様に、安定判別回路(30)において、制御信号(P1)(P2)を2入力とするANDゲート(50)出力を固定接点(52a)に導出させることにより、前記2条件が共に満足されたときに初めて停止モードに移行させることが可能になる。

(ハ) 発明が解決しようとする課題

しかしながら、前述の方法を用いても、撮像画面中で有彩色の被写体が大面積を占め、且つビデオカメラのパンニング等によって被写体の色が刻々変化する場合などには、白バランス補正が動作、停止モードを繰り返し、不安定な補正が行なわれることになる。

これを防ぐ方法としては、増幅利得の単位時間あたりの変化量、即ち前述の方法においては、補正值増減回路(35)中のR増加及び減少回路(46)(47)、B増加及び減少回路(48)

利得補正量の変化速度を変更させて速くすることを特徴とする。

(ホ) 作用

本発明は、上述の如く構成したので、より安定で且つ迅速な白バランス補正を行なうことができる。

(ヘ) 実施例

以下、図面に従い本発明の一実施例について説明する。

第1図は本実施例による自動白バランス調整回路の回路ブロック図である。尚、従来技術と共通の部分については同一の符号を付し、説明を割愛する。

利得制御回路(28)で画面評価による利得補正量(G_{pr})(G_{pb})が算出されるまでの動作は前記従来技術と同様であるが、補正值比較回路(29)は第17図の様に構成される。R、B各々の増幅回路(4)(5)の利得を調節しR補正值メモリ(33)及びB補正值メモリ(34)に保持されている補正值(G_{pr})(G_{pb})と、利得制御

回路(28)からの補正值(G_{pr})(G_{pb})とが、R補正值比較器(29a)及びB補正值比較器(29b)で比較され、その結果が制御信号(P_{r1})(P_{r2})(P_{b1})(P_{b2})として補正值増減回路(35)へ出力されるが、この時入力された各補正值の差、 $|G_{ar}-G_{pr}|$ が(d_r)として、また $|G_{ab}-G_{pb}|$ が(d_b)として速度判定回路(36)へ出力される。

速度判定回路(36)は第18図の様に構成され、まず差(d_r)がR変化量算出器(50)へ、また差(d_b)がB変化量算出器(51)へ入力される。各変化量算出器では、第20図の様に差(d_r)(d_b)の大きさに比例した変化量(S_{cr})

(S_{cb})、即ち

$$(S_{cr}) = a \times (d_r)$$

$$(S_{cb}) = a \times (d_b)$$

を算出する。ここで係数 a は、光源の色温度が変化した時に、画面の色補正が自然に行なわれる様に、予め実験により求められたものである。

にのみ、エッジ検出器(54)からLレベルのバルスが出力される。

クロック発生器(55a)から発せられる所定の周期のクロックパルスをカウントするカウンタ(55)は、エッジ検出器(54)からのパルスを受けると、現在のカウンタ値をリセットし、新たに零からカウントを開始する。カウンタ値(CN)はカウンタ比較回路(57)に入力され、予めカウンタ閾値メモリ(56)に格納されている一定値(T_c)と比較され、(CN)が(T_c)未満の時には、Lレベルの制御信号(P_{sm})が出力される。

スイッチ(58)はLレベルの制御信号(P_{sm})が入力されている時は、各々(58a)(58d)側の接点にあり、R変化量メモリ(52)、及びB変化量メモリ(53)に格納されている基準変化量(S_{ar})及び(S_{ab})の通過を許容する。やがて(CN)が(T_c)以上になると、Hレベルの制御信号(P_{sm})が出力され、スイッチ(58)は各々(58b)(58e)側の

一方、R変化量メモリ(52)、及びB変化量メモリ(53)には、基準変化量(S_{ar})及び(S_{ab})が格納されている。ここで(S_{ar})(S_{ab})は、第20図の鎖線に示す様な一定値であり、画面の色補正が極めて緩やかに変化する様な値に設定されている。

以上の様な、R、B各々に於ける2種類の変化量(S_{cr})(S_{ar})及び(S_{cb})(S_{ab})は、それぞれスイッチ(58)の固定接点(58b)(58a)(58d)(58c)に入力され、何れか一方が選択されてR及びB変化量(S_r)(S_b)として補正值増減回路(35)に出力される。

次にスイッチ(58)の動作について説明する。前記従来技術と同様の判断の基に、安定判別回路(32)からは、白バランス補正の動作及び停止モードを指示する制御信号(P_4)が出力される。これは速度判定回路(36)中のエッジ検出器(54)へ入力され、制御信号(P_4)がHレベルからLレベルへ変化した時、即ち白バランス補正が停止モードから動作モードに移行した時

接点に切り換わり、R変化量算出器(50)、及びB変化量算出器(51)で算出された変化量(S_{cr})及び(S_{cb})の通過を許容する。尚、カウンタ比較回路(57)は、(CN)が(T_c)以上になると、カウンタ停止信号(ST)を出力し、カウンタ(55)はこれを受けて、カウンタアップを停止する。

従って、白バランス補正が停止モードから動作モードに移行した後に、速度判定回路(36)から出力されるR、B各々の変化量(S_r)(S_b)は第21図の様になる。ここで(t_1)はカウンタ(CN)が(T_c)に達するに要する時間であり、実際には1~2秒程度が適当であると考えられる。

速度判定回路(36)から出力されたR変化量(S_r)は、第19図に示すように補正值増減回路(135)中のR増加及び減少回路(146)(147)に、またB変化量(S_b)は、B増加及び減少回路(148)(149)に入力される。各増加、減少回路では、R、B各々の補正值メモリに格納されている

補正值 (G_{mr}) (G_{mb}) に変化量 (S_r) (S_b) を加算あるいは減算したものを R 及び B 増幅回路 (4) (5) の利得を実際に制御する利得補正值 (G_r) (G_b) として出力する。即ち、 $G_r = G_{mr} - S_r$ 、 $G_b = G_{mb} - S_b$ となる。

従って、白バランス補正が停止モードから動作モードに移行した後の、差 (d_r) (d_b)、即ち現在の利得補正值 (G_{mr}) (G_{mb}) と、利得制御回路 (28) にて画面を評価することにより得られた補正の目標となる補正值 (G_{pr}) (G_{pb}) との差、 $|G_{mr} - G_{pr}|$ 及び $|G_{mb} - G_{pb}|$ は第22図の様に变化する。

これにより、例えばビデオカメラのパンニング等によって被写体の色が刻々変化し白バランス補正が動作モードに入っても、利得補正量の変化速度を可変させることにより、最初の一定時間は増幅利得の単位時間あたりの増減量を極力小さく設定しているので、変化を目立たなくさせることができる。また実際に光源の色温度が変化した場合には、一定時間を経過した後は、白バランスのず

れ量に応じた速度で増幅利得を変化させるので、スムーズな白バランス補正が行える。

(ト) 発明の効果

上述の如く本発明によれば、安定で且つ迅速な白バランス補正が可能となる。

4. 図面の簡単な説明

第1図は本発明の一実施例の全体の回路ブロック図、第17図、第18図、第19図は同要部回路ブロック図、第20図は画面色評価値と補正値の変化量の関係図、第21図は補正値の変化量の時間的な変化を示す図、第22図は画面色評価値の変化量の時間的な変化を示す図である。

また、第16図、第2図、第3図、第4図、第5図、第6図、第12図、第14図は従来例の回路ブロック図、第7図、第8図、第9図、第10図、第11図はモード移行時の説明図、第15図は他の従来例の要部ブロック図、第13図はエリア分割の説明図である。

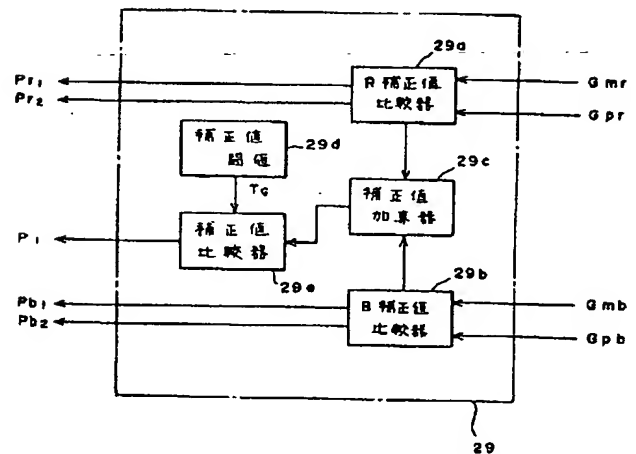
(27) … 画面評価回路、(28) … 利得制御回路、(29) … 補正值比較回路、(30)

… 第1評価値比較回路、(31) … 第2評価値比較回路、(32) … 安定判別回路、(135) … 補正值増減回路、(4) … R増幅回路、(5) … B増幅回路、(36) … 速度判定回路

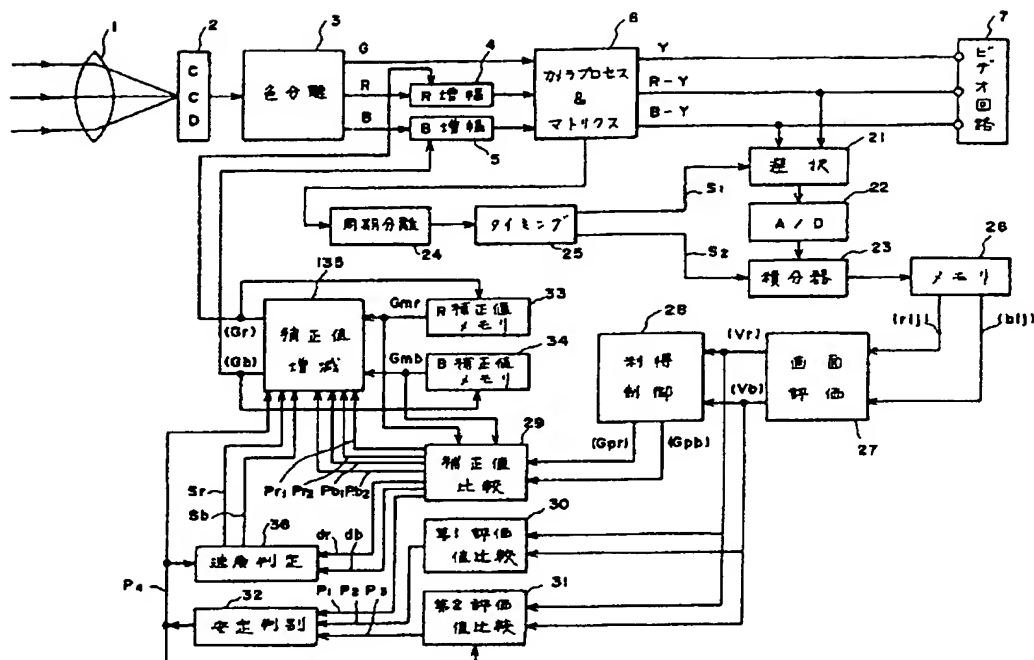
出願人 三洋電機株式会社

代理人 弁理士 西野卓嗣 (外2名)

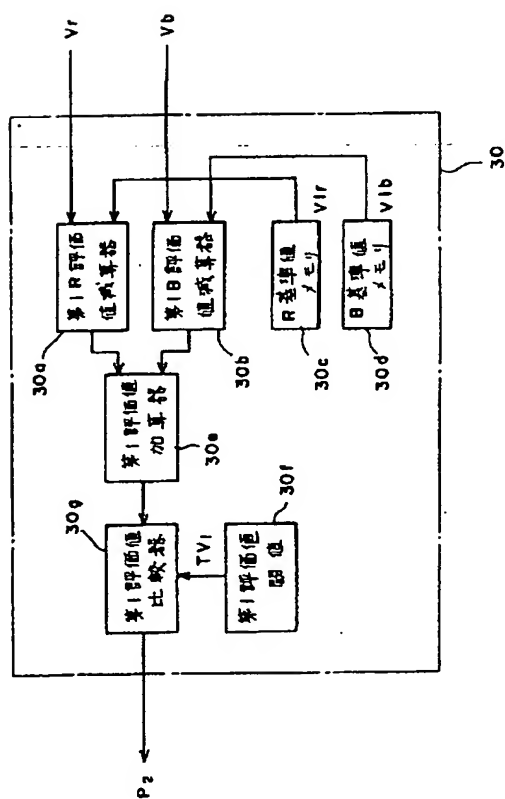
第2図



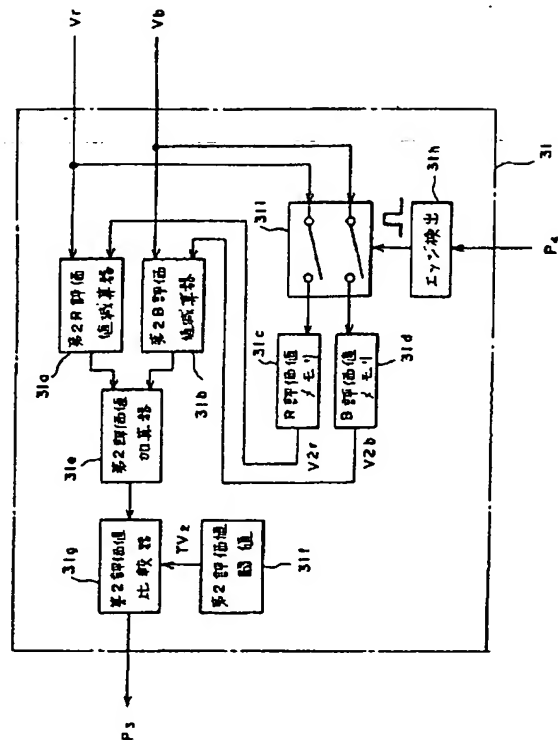
第1回



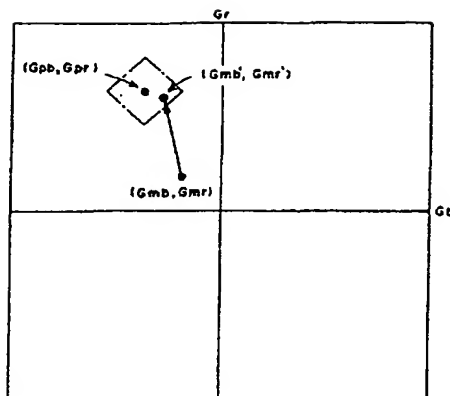
第3回



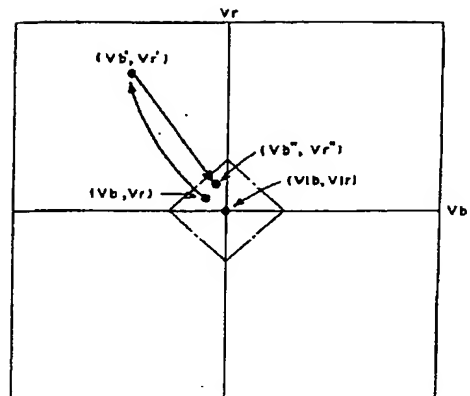
第四區



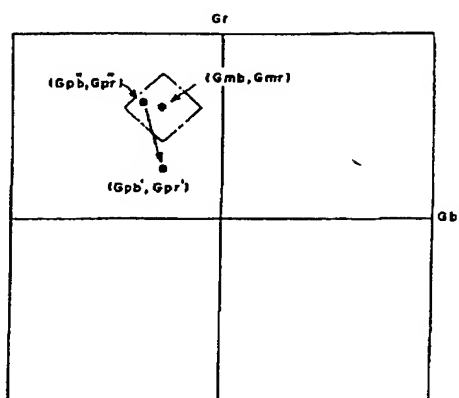
第7図



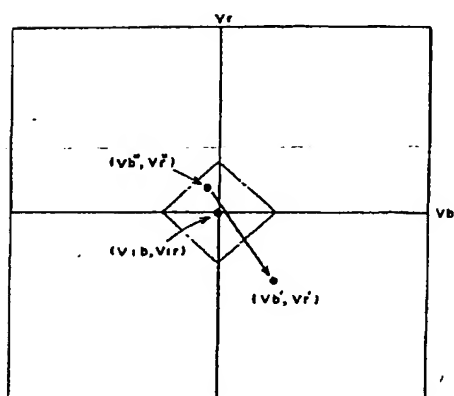
第8図



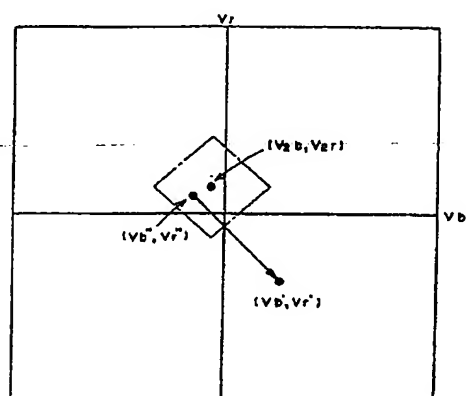
第9図



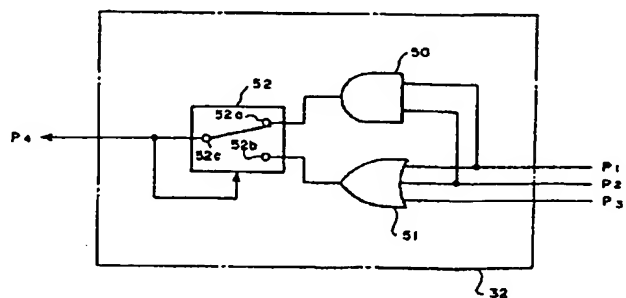
第10図



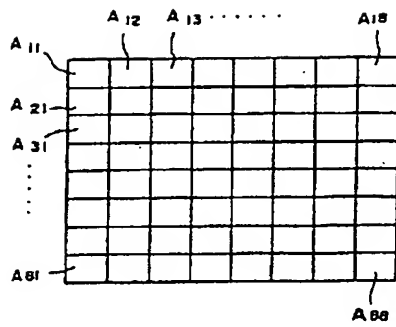
第11図



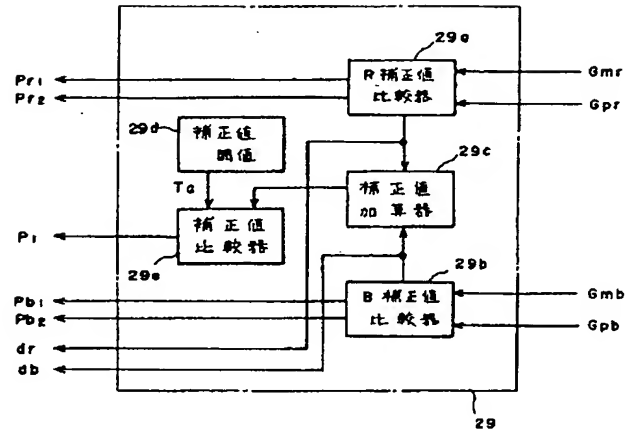
第15図



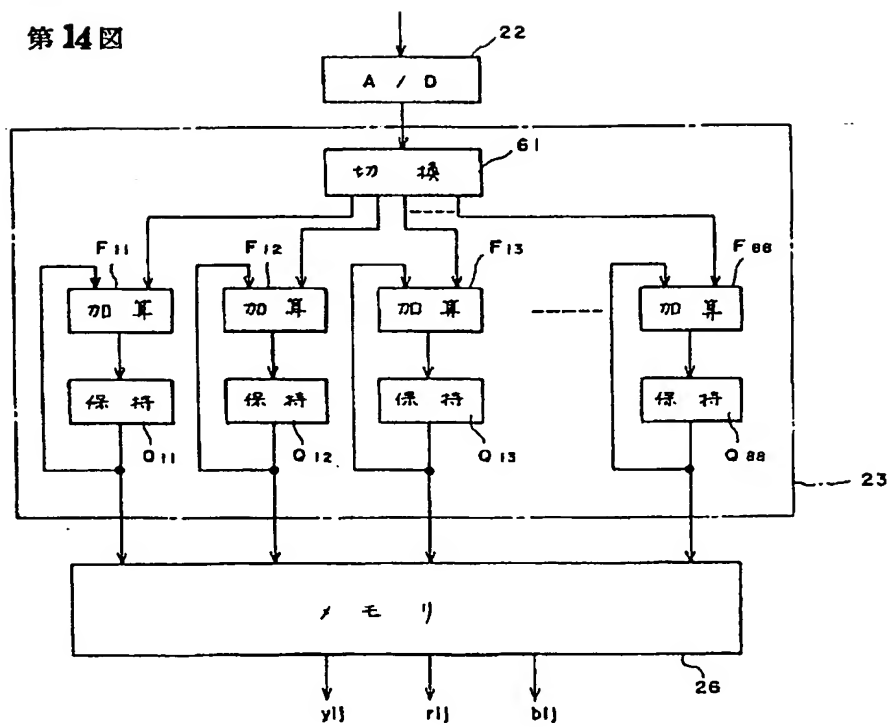
第13図



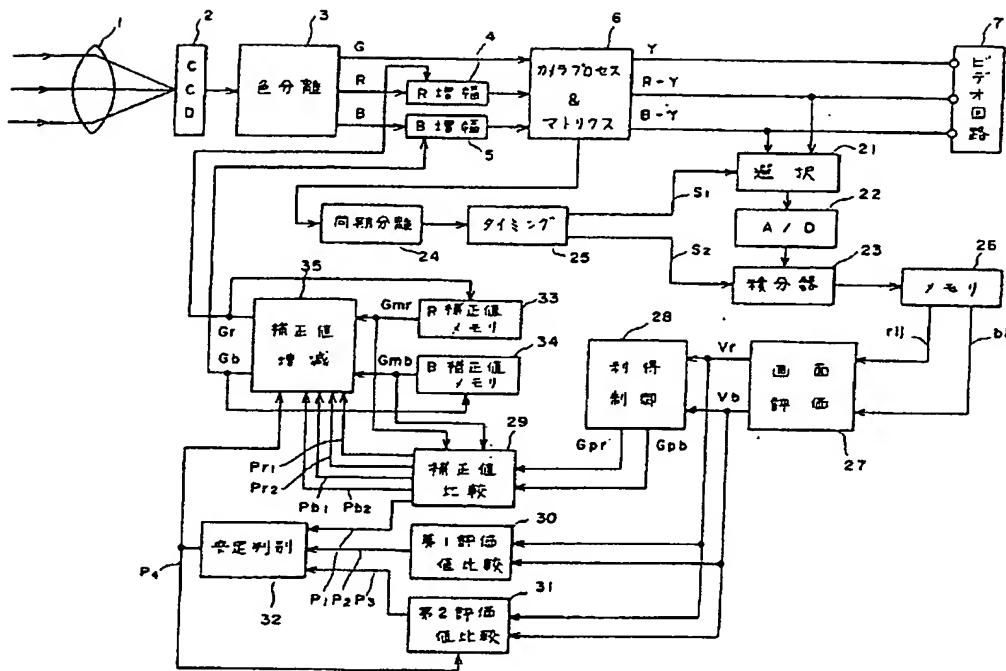
第17図



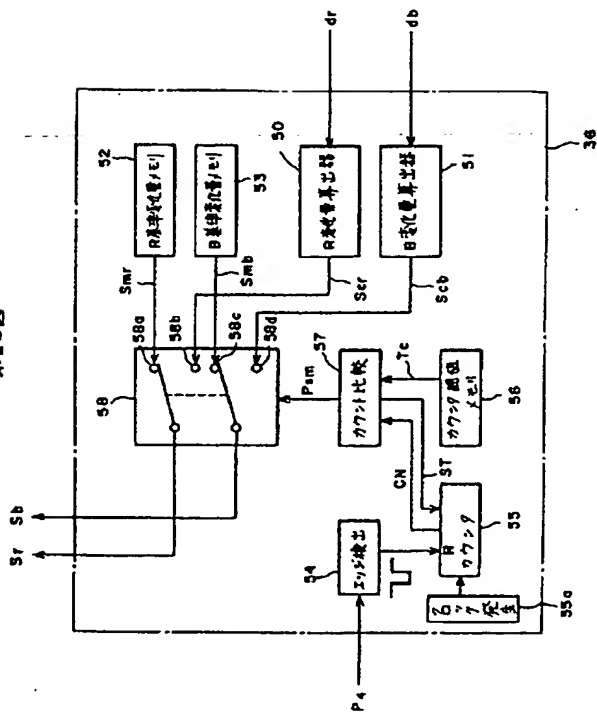
第14図



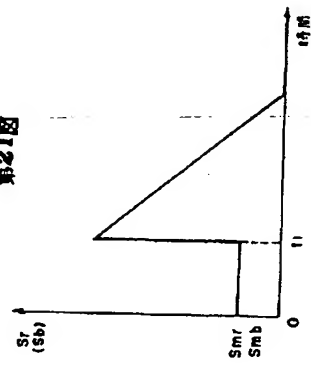
第18図



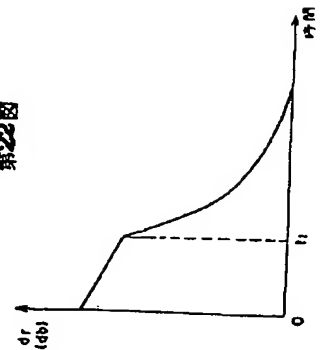
第18図



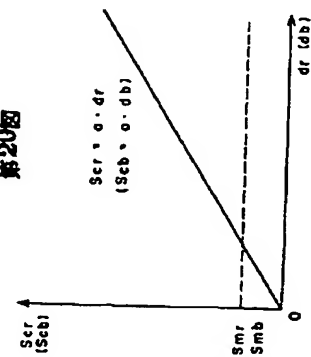
第21図



第22図



第20図



第18図

